

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-055991

(43)Date of publication of application : 25.02.2000

(51)Int.Cl.

G01R 31/302
G01R 31/02

(21)Application number : 10-224679

(71)Applicant : OKANO HIGHTECH KK

(22)Date of filing : 07.08.1998

(72)Inventor : ODAN YUJI

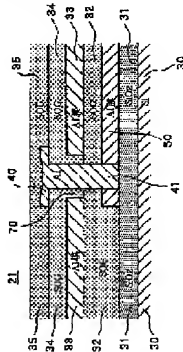
YAMAOKA HIDEJI

(54) SENSOR PROBE FOR SUBSTRATE INSPECTION AND ITS PRODUCTION METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a substrate inspection device and its method capable of inspecting bad circuit substrate with high resolution in wide range.

SOLUTION: In this production method of a sensor probe for substrate inspection, an electrode layer consisting of a multitude of sensor electrodes 40, a lead wire layer consisting of a multitude of lead wires 50 for transmitting signal outward and a bridge layer 41 connecting the electrode layer and the lead wire layer are piled on a silicon plate base 30. The lead wire layer is formed by precipitating aluminum on the base following the first mask pattern and the bridge layer is formed by connecting each of bridge wires 41 extending to vertical direction of the base to each of the lead wires 50 on the lead wire layer and forming aluminum precipitation to let grow in the direction vertical to the base. Each of electrodes of the electrode layer is formed so that a multitude of sensor electrodes extending from each bridge wire to horizontal direction and having a specific area precipitate aluminum following the second mask pattern. In between the electrode layer 40 and the lead wire layer 50, a shield layer 33 is provided.



LEGAL STATUS

[Date of request for examination]

13.07.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

| | | | |
|---------------------------|------|---------------|-------------|
| (51) Int.Cl. ⁷ | 識別記号 | F I | テマート (参考) |
| G 0 1 R 31/302 | | G 0 1 R 31/28 | L 2 G 0 1 4 |
| 31/02 | | 31/02 | 2 G 0 3 2 |

審査請求 未請求 請求項の数19 O L (全 15 頁)

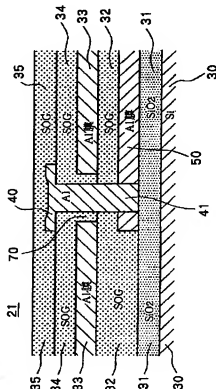
| | | | |
|-----------|----------------------|----------|--|
| (21) 出願番号 | 特願平10-224679 | (71) 出願人 | 594157142 オー・エイチ・ティー株式会社 広島県深安郡神辺町字西中条1118番地の1 |
| (22) 出願日 | 平成10年8月7日 (1998.8.7) | (72) 発明者 | 大段 祐二 広島県深安郡神辺町字西中条1118番地の1 オー・エイチ・ティー株式会社内 |
| | | (72) 発明者 | 山岡 秀嗣 広島県深安郡神辺町字西中条1118番地の1 オー・エイチ・ティー株式会社内 |
| | | (74) 代理人 | 100076428 弁理士 大塚 康徳 (外1名) Fターム (参考) 2G014 AA02 AA03 AA08 AA13 AB59 AC11 2G032 AA00 AD08 AF07 |

(54) 【発明の名称】 基板検査用センサプローブおよびその製造方法

(57) 【要約】

【課題】 回路基板の不良を、広い範囲で分解能高く検査することのできる基板検査装置及び方法を提案する。

【解決手段】 珪素の平板ベース (30) 上に、多数のセンサ電極 (40) からなる電極層と、外部に信号を伝搬するために多数のリード線 (50) からなるリード線層と、前記電極層とリード線層との間を繋ぐブリッジ層 (41) とが成層化された基板検査用センサプローブの製造方法。リード線層は、ベース上に、第1のマスクパターンに従ってアルミを析出させることにより形成され、ブリッジ層は、前記リード線層の個々のリード線 (50) にそれぞれ接続しつつ前記ベースの垂直方向に伸びるブリッジ線 (41) の各々を、アルミの析出を前記ベースの垂直方向に成長させて形成することにより、形成される。電極層の各々の電極は、各々のブリッジ線から各々水平方向に延び且つ所定の面積を有する多数のセンサ電極が、第2のマスクパターンに従ってアルミを析出させることにより形成される。電極層 (40) とリード線層 (50) との間にはシールド層 (33) が設けられている。



【特許請求の範囲】

【請求項1】 珪素もしくは酸化珪素の平板ベース上に、多数のセンサ電極からなる電極層と、外部に信号を伝搬するために多数のリード線からなるリード線層と、前記電極層とリード線層との間を繋ぐブリッジ層とが成層化された基板検査用センサプローブの製造方法であって、
前記ベース上に、第1のマスクパターンに従って所定の金属で成膜することにより多数のリード線からなるリード線層を形成し、
前記リード線層の個々のリード線にそれぞれ接続しつつ前記ベースの垂直方向に伸びるブリッジ線の各々を、所定の導体材料による成膜を前記ベースの垂直方向に成長させて形成することにより、前記ブリッジ層を形成し、成長した各々のブリッジ線から各々水平方向に延び且つ所定の面積を有する多数のセンサ電極を、第2のマスクパターンに従って所定の導体材料で成膜することにより、前記電極層を形成する、
ことを特徴とする基板検査用センサプローブの製造方法。

【請求項2】 個々のブリッジ線の断面積は個々の電極の面積よりも狭く設定され、
個々のブリッジ線に接触しないように、前記電極層と前記リード線層との間に設けられた電氣的シールド層を、前記ベースの平面方向に伸びるように、第3のマスクパターンに従って所定の導体材料で成膜することにより、形成することを特徴とする請求項1に記載の基板検査用センサプローブの製造方法。

【請求項3】 前記電極層と前記リード線層との間に第1の絶縁層が設けられ、前記ブリッジ層の個々のブリッジ線は前記第1の絶縁層を貫通するように形成されたことを特徴とする請求項1または2に記載の基板検査用センサプローブの製造方法。

【請求項4】 前記電極層と前記シールド層との間に第2の絶縁層が、前記シールド層と前記リード線層との間に第3の絶縁層が形成され、
前記第2の絶縁層と前記第3の絶縁層とは、前記個々のブリッジ線の周囲で連通することにより、各々のブリッジ線が前記シールド層のいずれとも電氣的に接続していないことが確保されることを特徴とする請求項1または2に記載の基板検査用センサプローブの製造方法。

【請求項5】 電極層の各々の電極は検査対象の回路基板の平面に水平におかれることを特徴とする請求項1乃至4のいずれかに記載の基板検査用センサプローブの製造方法。

【請求項6】 前記リード線層の各々のリード線は、夫々のパッドに接続されていることを特徴とする請求項1乃至5のいずれかに記載の基板検査用センサプローブの製造方法。

【請求項7】 前記所定の導体材料はアルミニウムも

しくは銅であることを特徴とする請求項1乃至6のいずれかに記載の基板検査用センサプローブの製造方法。

【請求項8】 前記ベースに信号処理回路を形成することを特徴とする請求項1乃至7のいずれかに記載の基板検査用センサプローブの製造方法。

【請求項9】 珪素もしくは酸化珪素の平板ベース上に、多数のセンサ電極からなる電極層と、外部に信号を伝搬するために多数のリード線からなるリード線層と、前記電極層とリード線層との間を繋ぐブリッジ層とが成層化された基板検査用センサプローブであって、
各々が、前記ベース上に形成されていると共に外部のパッドに接続された、複数のリード線を含むリード線層と、
前記リード線層の個々のリード線にそれぞれ接続し前記ベースの垂直方向に伸びる複数のブリッジ線を含むブリッジ層と、
各々のブリッジ線から各々水平方向に延び且つ所定の面積を有する多数のセンサ電極を含む電極層とを具備する基板検査用センサプローブ。

【請求項10】 前記電極層はアルミニウムもしくは銅で成膜することによって形成されたことを特徴とする請求項9に記載の基板検査用センサプローブ。

【請求項11】 前記ブリッジ層はアルミニウムもしくは銅を成長させることによって形成したことを特徴とする請求項9または10に記載の基板検査用センサプローブ。

【請求項12】 前記リード線層はアルミニウムもしくは銅で成膜もしくは成長させることによって形成したことを特徴とする請求項9乃至11のいずれかに記載の基板検査用センサプローブ。

【請求項13】 個々のブリッジ線の断面積は個々の電極の面積よりも狭く、
個々のブリッジ線に接触しないように前記ベースの平面方向に伸び、前記電極層と前記リード線層との間に設けられた電氣的シールド層をさらに具備することを特徴とする請求項9乃至12のいずれかに記載の基板検査用センサプローブ。

【請求項14】 前記電極層と前記リード線層との間に形成された第1の絶縁層を有し、前記ブリッジ層の個々のブリッジ線は前記第1の絶縁層を貫通するように形成されたことを特徴とする請求項9乃至13のいずれかに記載の基板検査用センサプローブ。

【請求項15】 前記電極層と前記シールド層との間に形成された第2の絶縁層と、前記シールド層と前記リード線層との間に形成された第3の絶縁層とを有し、
前記第2の絶縁層と前記第3の絶縁層とは、前記個々のブリッジ線の周囲で連通することにより、各々のブリッジ線が前記シールド層のいずれとも電氣的に接続していないことが確保されることを特徴とする請求項9乃至13のいずれかに記載の基板検査用センサプローブ。

【請求項16】 電極層の各々の電極は検査対象の回路基板の平面に水平におかれることを特徴とする請求項9乃至15のいずれかに記載の基板検査用センサプローブ。

【請求項17】 前記リード線層の各々のリード線は、夫々のパッドに接続されていることを特徴とする請求項9乃至15のいずれかに記載の基板検査用センサプローブ。

【請求項18】 前記所定の導体材料はアルミニウムもしくは銅であることを特徴とする請求項9乃至17のいずれかに記載の基板検査用センサプローブ。

【請求項19】 前記ベースにさらに信号処理回路が形成されたことを特徴とする請求項9乃至18のいずれかに記載の基板検査用センサプローブ。

【発明の詳細な説明】

【発明の属する技術分野】 本発明は、微細な配線パターンを有する回路基板を検査するのに用いられる基板検査用センサプローブ並びにその製造方法に関する。

【従来の技術】 微細パターンを有する回路基板を検査するには、従来では、多数のピンを検査対象の基板の各端子に当てて、このピンに検査信号を印加していた。この方法では、多数のピンを基板に当てるために、基板に負荷がかかり、そのために負荷軽減を目的としてゴムを基板に当てていた。このために、ゴムを押し当てた部分において接触不良の問題が発生していた。この問題を解消するために、例えば、本出願人の出願になる特開平9-264919号では、検査対象の配線パターンの幅よりも大きな大きさを有するプローブ（電極）を用いて非接触的に信号を拾って、基板の不良を検査する方法が実施されている。また、特開平8-278342号は、第1図に示すように、検査信号を基板に向けて発生する電極（スティミュレータ）11A、11Bと、基板からの輻射信号を受信するための複数の電極12A、12B、12C…とを有するセンサを開示する。この特開平9-264919号および特開平8-278342号に共通する発想は、複数のパターン線を覆う程度の大きさの電極によりそのパターン線を一括で且つ非接触で検査を行うということである。

【発明が解決しようとする課題】 この特開平9-264919号および特開平8-278342号に用いられているセンサプローブは、通常のプリント基板程度のピッチや大きさを有する回路パターンを検査することを目的としており、集積度の点では低いものであり、それ故、機械加工、簡易的なエッチングなどの方法によりセンサ電極部分を形成することにより十分な精度を得られるものであった。これらの先行技術のセンサプローブは、高い位置決め精度を不要とするために、複数のパターン線を覆う程度の大きさの電極を用いるものであるから、たとえば50μm程度及び50μm以下の回路パターンを分解能高く検査することは不可能であり、また、パター

ンが途中で複数本に枝分かれするものである回路基板に適用することは不可能であった。また、さらに、例えば、パターンが完全に断線とならずに一部に欠けが生じているような不良状態を検査することも不可能であった。本発明の目的は、微細な基板センサプローブを半導体プロセスにより製造する方法、さらに、微細化に適した構造の回路基板センサプローブを提案する。

【課題を達成するための手段】 上記課題を達成するために提案された請求項1にかかる基板検査用センサプローブの製造方法は、珪素もしくは酸化珪素の平板ベース上に、多数のセンサ電極からなる電極層と、外部に信号を伝搬するために多数のリード線からなるリード線層と、前記電極層とリード線層との間を繋ぐブリッジ層とが成層化された基板検査用センサプローブの製造方法であって、前記ベース上に、第1のマスクパターンに従って所定の導体材料で成膜することにより多数のリード線からなるリード線層を形成し、前記リード線層の個々のリード線にそれぞれ接続しつつ前記ベースの垂直方向に伸びるブリッジ線の各々を、所定の導体材料による成膜を前記ベースの垂直方向に成長させて形成することにより、前記ブリッジ層を形成し、成長した各々のブリッジ線から各々水平方向に延び且つ所定の面積を有する多数のセンサ電極を、第2のマスクパターンに従って所定の導体材料で成膜することにより、前記電極層を形成することを特徴とする。センサ要素の各層を実質的に半導体プロセスを用いて形成すること、センサ要素に対する微細化要求または電極部の形状の任意性要求に合致させることができる。また、請求項9にかかる基板検査用センサプローブは、珪素もしくは酸化珪素の平板ベース上に、多数のセンサ電極からなる電極層と、外部に信号を伝搬するために多数のリード線からなるリード線層と、前記電極層とリード線層との間を繋ぐブリッジ層とが成層化された基板検査用センサプローブであって、各々が、前記ベース上に形成されていると共に外部のパッドに接続された、複数のリード線を含むリード線層と、前記リード線層の個々のリード線にそれぞれ接続し前記ベースの垂直方向に伸びる複数のブリッジ線を含むブリッジ層と、各々のブリッジ線から各々水平方向に延び且つ所定の面積を有する多数のセンサ電極を含む電極層とを具備することを特徴とする。個々のセンサ要素では、電極とブリッジ線とは縦方向に配置されているので、多数のセンサ要素がベースの面方向に配置されても、プローブ全体の寸法は大きくならない。即ち、高集積化が果たされる。本発明の好適な一態様である請求項10に拠れば、前記電極層はアルミニウムもしくは銅で成膜することによって面方向に形成される。面積を有することにより電極機能を確保できる。本発明の好適な一態様である請求項11に拠れば、前記ブリッジ層はアルミニウムもしくは銅を成長させることによって縦方向に形成される。ブリッジ線の細線化を確保できる。本発明の好適な一態様

である請求項12に拠れば、前記リード線層はアルミニウムもしくは銅を成膜もしくは成長させることによって面方向に形成されている。微細化を進めると各センサ間のクロストークもしくは他のセンサ出力からのノイズが問題となる。そこで、請求項2の方法または請求項13のプロブによれば、個々のブリッジ線の断面積は個々の電極の面積よりも狭く設定され、個々のブリッジ線に接触しないように、前記電極層と前記リード線層との間に設けられた電気的シールド層を、前記ベースの平面方向に伸びるように、第3のマスキングパターンに従って所定の導体材料で成膜することにより、形成する。ノイズ対策に金属製のシールドを設けるためには、絶縁が問題となる。そこで、本発明の好適な一態様である請求項3の方法または請求項14のプロブに拠れば、前記電極層と前記リード線層との間に第1の絶縁層が設けられ、前記ブリッジ線の個々のブリッジ線は前記第1の絶縁層を貫通するように形成されている。ノイズ対策に金属製のシールドを設けるためには、絶縁が問題となる。そこで、本発明の好適な一態様である請求項4の方法または請求項15のプロブに拠れば、前記電極層と前記シールド層との間に第2の絶縁層が、前記シールド層と前記リード線層との間に第3の絶縁層が形成され、前記第2の絶縁層と前記第3の絶縁層とは、前記個々のブリッジ線の周囲で連通することにより、各々のブリッジ線が前記シールド層のいずれとも電気的に接続していないことが確保される。本発明の好適な一態様である請求項5の方法または請求項16のプロブに拠れば、電極層の各々の電極は検査対象の回路基板の平面に水平におかれる。リード線も微細化しているために、外部に信号を出力するためのパッドが必要となる。そこで、本発明の好適な一態様である請求項6の方法または請求項18のプロブに拠れば、前記リード線層の各々のリード線は、夫々のパッドに接続されている。本発明の好適な一態様である請求項7の方法または請求項18のプロブに拠れば、前記所定の導体材料はアルミニウムもしくは銅であることを特徴とする。微細化が進むと、センサ要素からの出力は微弱である。従って、信号処理はセンサの近傍で行われることが望ましい。そこで、本発明の好適な一態様である請求項8の方法または請求項19のプロブに拠れば、前記ベースに信号処理回路を形成する。

【発明の実施の形態】以下添付図面を参照しながら本発明の好適な実施形態を説明する。第2図は実施形態にかかるセンサプロブボード20の構成を説明する平面図である。第2図は、本検査システムに用いられるエリア型のセンサプロブボード20の構成を下方から見た底面図、第3図はリニア型のセンサプロブボード50を下から見た底面図を示す。第2図に於いて、エリア型のセンサプロブボード20は、2次元状に等間隔で配置された多数のセンサ要素21、21…を有する。同じく、

第3図のリニア型のセンサプロブボード50は一系列の配置された複数のセンサ要素21、21…を有する。第2のセンサプロブボード20においても、第3図のセンサプロブボード50においても、各センサ要素は他のセンサ要素から離間し、その間は電磁波（電界または磁界）のシールドによって隔成されている。1つのセンサ要素の大きさは、検査対象の基板の回路パターン線の線幅によって決まる。不良箇所を特定するためには、そのパターン線の線幅未満の大きさが好ましい。本実施形態では、パターン線の線幅を、説明の便宜上、1/3とする。第4図は、個々のセンサ要素が各々対応するパッドに接続される様子を説明する。センサ要素とパッドの間はリード線で接続されている。全てのリード線はボード20（または50）内に埋め込まれている。本センサプロブボードは、半導体製造プロセスによって作成されるほどに、微細な配線パターンを検査する。従って、パッド間の間隔も狭いものとなる。従って、各パッドからの信号を拾うためのリード線（不図示）はボンディングによりパッドに接続される。第5図は、検査対象のパターン線に検査信号（交流成分を含む）を印加すると、そのパターン線の端部からの放射波が個々のセンサ要素21a、21bに届く様子を説明する。第5図の例では、パターン線はセンサ要素21bまで延びていないので、センサ要素21bが受信する放射波は、センサ要素21aが受信した信号に比して弱く、その信号の振幅は低いものとなる。第5図の例からわかるように、本発明のセンサプロブは、個々のセンサ素子とパターン線の距離に応じて受信信号の強度に変化がでるほどに、個々のセンサ素子の大きさが微細なものとなっている。第6図は、1つのセンサ素子の断面形状の一例を説明する。最下層の珪素（Si）ベース上に、二酸化珪素（SiO₂）の絶縁層31が形成されている。第7図を参照すると、絶縁層31の上には、アルミニウムからなるブリッジ柱41が上方に向けて形成され、ブリッジ柱41の頂上にセンサ電極板40が形成されている。ブリッジ柱41と電極板40が1つのセンサ要素を形成する。ブリッジ柱41は、アルミまたは銅のリード線50b（第6図のリード線50a）に接続されている。なお、第7図のリード線50aは他のセンサ要素（不図示）からのリード線である。なお、ブリッジ柱は、センサ要素の電極とリード線との間を橋渡しするもので、柱状形状を有することにより、集積度の向上に役立たせることができる。第6図を参照して、絶縁層31の上には配線層が形成されている。この配線層は、第7図に示すように、センサが検出した信号をパッドにまで伝搬するリード線（50、50a、50b）を含む層である。配線層50の上には、シールド層33が形成されているが、シールド層33と配線層50の間には、両者の絶縁目的のために、第1の絶縁層32が設けられている。この絶縁層はSOG（spin of glass）で形成されている。即ち、絶縁層32の上にシ

ールド層33が形成されている。シールド層33の上には、絶縁層34と35とが形成されている。絶縁層34と35とはともにSOG(spin of glass)を含む。同じ材料で形成された2つの絶縁層が存在するのは製造上の理由(後述)による。ブリッジ柱41の上には電極板40が設けられている。電極板40は、検査対象の回路基板の配線幅に応じた面積を有する。なお、電極板40の断面形状は、検査対象の配線パターンとの断面形状に合わせて曲率を有するように設定させてもよい。シールド板33は、電極板40が、他のセンサ要素が受信した信号を、その信号が通るリード線(50xとする)から拾うのを防止する。即ち、シールド板33は高いSN比を保証する。尚、ブリッジ柱41は、シールド板33と接触しないように、絶縁層34からのびたSOGにより絶縁されている。尚、上記のブリッジ柱1の形成は一例であって他の方法または行程によって得られることはいずれでもない。第6図及び第7図により説明されたセンサプローブボードは、個々のセンサ要素が微細なので、半導体プロセスを用いて製造される。第8図ないし第16図は、本プローブセンサボード20(50)の製造プロセスの一例を説明する。なお、第8図乃至第19図は、説明の便宜上1つのセンサ要素の製造過程を示しているが、当然のように、全てのセンサ要素を半導体プロセスにより形成する過程が暗に示されている。第8図の行程では、珪素ベース30の表面を酸化することによって二酸化珪素の絶縁層31が形成される。酸化は、例えばCVD装置(不図示)内に、ベース30を置き、装置内に酸素ガスを送って行う。二酸化珪素の絶縁層31が形成されたならば、配線層50を形成する。即ち、絶縁層31の上にフォトリソを塗布し、その塗布面上に、全センサ要素のリード線のパターンを描くマスクパターンにより露光を行い、その後にレジスト層を除去して、アルミ元素を含む反応ガスをCVDチャンバに送って、第9図に示すように、リード線のパターンを絶縁層31の上に形成する。次に、第10図のように、絶縁層32を、少なくとも配線層50のリード線を隔る高さになるまで形成する。次に、絶縁層32の上に、アルミ金属からなるシールド板層(33)を第11図に示すように形成する。次に、シールド板層33に、アルミを除去することにより開口70を形成する。開口70の大きさは、第6図において、ブリッジ柱41がシールド板33と接触しないように、ブリッジ柱41とシールド板33との間にSOGが入り込む事ができる程度の大きさでよい。即ち、開口70はブリッジ柱41の断面積よりも大きい。開口70は後にそこにブリッジ柱41が形成されるものであるから、その形成時点でブリッジ柱41がリード線50bと接続することができるように、開口70の位置(即ち、開口70を形成するマスクパターン)は作成される。開口70の形成は、開口70が形成される位置以外に不活性膜を塗布し、アルミを除去する反応ガス

をCVDチャンバに導入する。この反応ガスはSOG層32と反応しないので、SOGより下の層は除去されない。次に、開口70が形成されたシールド板層33の上に、第13図に示すように、SOGからなる絶縁層34を形成する。この際に、SOGは開口70の内部にまで入り込んで絶縁膜を形成する。第14図に示された行程は、絶縁層34の上に不活性膜を塗布する行程と、その膜に開口80を形成する行程と、第6図に示すような、ブリッジ柱41を形成する行程とを含む。開口80は、ブリッジ柱41(第6図)を後に形成するためである。前述のように、ブリッジ柱41はシールド板33と接触してはならないから、開口80の大きさは開口70の大きさよりも小さいが、ブリッジ柱41の位置を規定する開口80の位置は、開口70と同心円(または同心矩形)位置であり、かつ、ブリッジ柱41がリード線50bと接することないように、位置決めされるもの、その大きさは開口70よりも大きい。まず、絶縁層34の上に不活性膜を塗布する。露光により、開口80が形成される位置の不活性膜を除去する。次に、絶縁層34のSOGと開口部70に入り込んだSOGと絶縁層32のSOGを除去するための活性ガスをCVDチャンバに導入して、SOGを除去する。この除去により形成された孔81は、第15図に示すように、絶縁層34から配線層50にまで到達するはずである。次に、アルミを含む活性ガスをチャンバに導入して、孔81のないアルミ金属で成膜する。この成膜により、配線層50のアルミに接続し、配線層50から絶縁層34の頂上にまで到達するブリッジ柱41が完成する。不活性膜は不要なので、第16図のように、これを除去する。ブリッジ柱41の頂上は絶縁層34の面と略一致する。第17図は、電極40を形成する過程を説明する。まず、絶縁層34の上に不活性膜を塗布し、この不活性膜に、第17図に示すように、83の位置の膜材料を除去して開口83を設ける。アルミ金属を含む反応ガスをチャンバ内に導入してアルミで開口83内に成膜し、その後に、不活性膜を除去する。すると、第18図のように、ブリッジ柱41の上に電極40が形成されたことになる。なお、開口83は、その形状は問わないが、その位置はブリッジ柱41の位置(即ち、開口70を形成するためのマスクパターン)の位置に一致させる必要がある。最後に、絶縁層35を第19図のように形成する。この絶縁層35は電極40を絶縁すると共に、保護する機能も有する。かくて、第6図の断面構成のセンサプローブボードが完成する。なお、センサ表面の平坦性を確保するために研磨行程を加えてもよい。なお、本願発明にかかるセンサボードの製造工程は第8図乃至第19図の行程順に限られない。また、同図に示した方法は、ブリッジ柱41を形成するのは、絶縁層34を形成し終えた後であった。これは、ブリッジ柱41を、孔41内でアルミを一度に縦方向に成膜させることにより、ブリッジ柱41が曲が

って形成されるのを防止するためであった。しかしながら、本発明のセンサは、ICやLSIなどの集積度は不要であり、ブリッジ柱41の若干の曲がりは問題とはならない。従って、それを形成する毎にブリッジ柱41を形成するための孔を形成するようにプロセスを變形することも可能である。

(検査システム) 第20図は、実施形態のセンサボード20を用いて、ある配線パターン線60を検査するときの両者の位置関係を示す図である。第20図に於いて、(1, 1)などはセンサ要素の位置を便宜的に表す座標値である。同図に示すように、パターン線60はセンサ要素のたとえば約3つ分の大きさを有する。第20図のセンサ要素の各々は、パターン線までの距離に応じた信号を出力するはずである。第21図は、第20図に示したような、パターン線とセンサ要素との関係において得られるであろう信号分布を示す。図中、センサ要素の位置の上に示した0以上100未満の数値は、受信信号の相対強度を示し、印加した検査信号に対して最も強い受信信号を100としたときの個々のセンサ要素において検出された信号の相対値である。第21図からわかるように、概ね、パターン線の金属部分の分布に沿った信号強度の分布を示す。各センサ要素の出力の相対強度を輝度変調してCRT等の表示装置に表示すると、第22図のようになる。即ち、ユーザは、CRT表示装置に表示された輝度分布を見るだけで、配線パターンを知ることができる。第23図は、断線部分があるパターン線を検査する場合を示す。第24図は、第23図のパターン線を検査したときの信号強度の相対値の分布を、第25図はその信号の輝度分布表示を示す。ユーザは正常時の輝度分布を知っているので、この輝度分布から断線位置あるいは短絡位置を知ることができる。

(検査システム) 第26図は本検査システムの構成を示す。図中、200は不図示の載置台上に置かれた検査対象の回路基板を示す。回路基板200の上には、回路基板200の特に検査を行いたい微細パターン領域の上空にセンサボード20が非接触で載置されている。センサプロローブボード20は、第4図に説明したように、各センサ要素の出力を取り出すパッド30を有するが、第26図では簡略化のために、パッドを図示せず、パッドからの各信号線はケーブル26にまとめられているものとして図示する。回路基板200の線幅の広いパターン線部分には、個々のパターン線毎にプロローブが接触されている。第26図の例では、所定の発振器211からの検査信号が、左側のプロローブ群にはケーブル201を介して、右側にプロローブ群にはケーブル202を介して印加される。240はマトリクスボードであり、内部には少なくともコンタクトプロローブの数だけのアナログスイッチ若しくはリレイ241を内蔵する。個々のスイッチ若しくはリレイの一方の端子はグラウンドに、他方の端子は発振器211に接続されている。全てのスイッチ若し

くはリレイはコントローラ220によって制御される。好ましくは、コントローラ220は、1つのスイッチ若しくはリレイ241が発振器211側に接続され、他の全てのスイッチ若しくはリレイは接地される。即ち、1つのプロローブ(1つのパターン線)のみに検査信号が入力され、他のプロローブ(他のパターン線)はアースされるように選択信号を出力する。センサプロローブボード20上の全てのセンサ要素21、…の出力信号はまとめてコントローラ220に入力される。コントローラ220の構成は第27図に示される。コントローラ220は内部にCPU221を内蔵する。CPU221は、アナログマルチプレクサ222、A/Dコンバータ223、I/Oポート224を制御する。即ち、信号ケーブル26内のセンサ要素からの信号は順にマルチプレクサ222により選択され、A/Dコンバータ223によりA/D変換され、メモリ225に取り込まれる。

(制御手順) 第28図乃至第30図により、本検査システムの制御手順を説明する。第28図は全体の制御手順を示すフローチャートである。ステップS12では、検査対象の回路基板を位置決めする。この位置決めは、回路基板に予め設けられた位置決め用マーカを画像処理などにより検出して、そのマーカが所定の座標値に一致するように同回路基板を位置決めするものである。ステップS14では、検査信号を印加すべきプロローブの選択を行う。選択されたプロローブの番号を*i*で表す。ステップS16では、選択された*i*以外のプロローブをアースする。これらのプロローブの選択は、コントローラ220が、スイッチ選択信号229を設定して、プロローブ*i*に対応するスイッチ要素241が発振器211に接続されるように、また、プロローブ*i*以外の全てのプロローブに対応するスイッチ要素241が接地端子を選択するようにする。かくして、回路基板のプロローブ*i*に接続された配線パターンには検査信号が印加され、プロローブ*i*以外のプロローブに接続された配線パターンは全て接地されていることになる。ステップS20～ステップS26での処理は、センサプロローブボード20の全てのセンサ要素21…からの出力をA/D変換して取り込む処理である。即ち、ステップS20で、センサ要素カウンタ*j*を初期化し(*j*=1)、ステップS22で、センサ要素*j*の出力をマルチプレクサ222で選択させる。この出力はA/D変換器223でA/D変換されて、メモリ225に書き込まれる(ステップS23)。ステップS24ではカウンタ*j*を1つインクリメントして、次のセンサ要素を指定する。ステップS22～ステップS24の処理操作を全てのセンサ要素について繰り返す。ステップS26でYESの判断がなれたときは、センサプロローブボード20の全てのセンサ要素についての信号値がメモリ225に取り込まれたことを意味する。メモリ225上の信号出力に対して、ステップS28で所定の画像処理を施し、ステップS30では輝度変調して、ステップS

32でCRTに表示する。このCRT表示により、CRT装置230上には、例えば、第22図或いは第25図のような表示が現れるであろう。ユーザは、この表示をモニタして当該検査対象のプロブi（に接続された配線パターン）についての判定を行う。ユーザは、他の配線パターンを検査したいときは、例えばCRT230上に表示されたアイコン（不図示ではあるが、例えば「NEXT」ボタン）を押せば、制御手順はステップS34からステップS14に戻り、次のプロブi（i+1）を選択する。そして、ステップS16以下の処理を繰り返す。尚、表示に際して、選択され検査されているプロブと配線パターンのそれぞれの番号を例えば第22図のように表示することが好ましい。配線パターンの番号は、当該検査対象の回路基板の設計データ（CADデータ）から容易に知ることができ、そのデータに基づいて、パターン番号とプロブ番号とを対応づけることができる。この表示により、ユーザは、現在検査しているパターンの番号の良否を、接続先のプロブ番号で確認しながら、判定することができる。

（一括表示）第28図の制御手順は、個々のパターン線毎にセンサ要素から得られた画像をCRTに表示するものであり、パターン線の指定、即ち、次のパターン線を表示するときはユーザがシステムに対して次のパターン線を指定（ステップS14）するものであった。第29図の制御手順は、第28図の制御手順を一部変形し、その変形部分に関わるフローチャートを示すもので、その制御の特徴は、全てのパターン線についての画像を一括して表示する点にある。第29図のフローチャートは第28図のフローチャートのステップS28～ステップS34に代わるものである。第28図の制御手順のステップS26で、1つのパターン線（プロブi）について全てのセンサ要素からの信号をメモリ225に記憶したならば、第29図のステップS40に進み、ユーザが一括表示を望んでいるか、それとも個々のパターン線毎に表示を行うことを望んでいるかを確認する。一括表示を望むか、パターン線毎に表示を望むかは、CRT230に表示されたアイコンボタン（図面には不図示）を用いてユーザが別途指定する。パターン線毎の個別の表示をユーザが望んでいる場合には、ステップS52で、メモリ225中の当該パターン線iについて得られたセンサ要素からの画像を輝度変調して、ステップS54でCRTに表示する。ステップS56では、ユーザが次のパターン線の表示を望んでいて、且つ、全てのパターンの表示検査を終了していないことを確認した上で、ステップS58でメモリ225の内容をクリア（重ね表示の防止）して、ステップS14に戻る。一方、ユーザが一括表示を望んでいる場合には、ステップS42に進み、今回表示パターン線iについて得られたセンサ要素からの画像Pi(j)に、前回得られたパターン線i-1について得られたセンサ要素からの画像Pi-1(j)を論路和演

算を施す。こうすることにより、iが1からiまでの全てのパターン線の画像がメモリ225に蓄えられる。ステップS44では、全てのパターン線についての画像がメモリ225に蓄えられたかを確認する。全てのパターン線についての画像がメモリ225に蓄えられ他ならば、その内容をCRT230に表示する。

（正規化）ステップS28の画像処理は、対象の回路基板に依じて変更できることが好ましい。画像処理の変形例を第30図に示す。第30図は、センサ要素の出力値毎に所定の色を割り付ける手法を説明する。ステップS40では、センサ要素からの出力信号を百分率で表すための基準値を選択するよう、ユーザに促す。第21図などに関連して説明したように、センサ要素からの出力信号は、センサプロブボードと回路基板の距離等によって変動するが、その変動は回路基板によって固定的である。上記基準値は、センサ要素からの出力信号を、CRT装置250のダイナミックレンジに合わせるための正規化に用いられる。そこで、ステップS52では、各センサ要素からの出力信号は選択された基準値により正規化される。尚、ステップS50での基準値の選択は、ユーザが選択しなくとも、検査対象の回路基板がわかればシステムが自動的に割り付けることも可能である。これによりユーザの操作性が向上する。システムが自動的に基準値を割り付けるようにした上で、更に、ユーザが、基準値を所定の範囲（例えば、 $\pm 10\%$ の範囲）で変更できるようにすると、隠れていた故障箇所が表示される場合も出てくる。ステップS52で正規化された信号値は、ステップS54で、多値化される。ステップS56では、多値化された出力信号値に、その値毎に色を割り付ける。値が“100”はパターンが存在するから「黒色」、値が“50”はパターン線無しの可能性もあるから「赤色」、値が“00”はパターンが存在しないから「白色」というように。このような色別の表示により不良箇所の識別性が向上する。

（パターン認識）第31図は、不良箇所の識別の更なる向上を目指した制御手順に関わるフローチャートであり、第28図のフローチャートのステップS28～ステップS32に代わる。まず、ステップS60では、ステップS62で行われる二値化処理に用いる閾値をユーザに選択させる。ステップS62では、この閾値を用いてセンサ要素の出力信号を二値化する。尚、この二値化は、ステップS23で得られたデジタル信号をそのまま二値化してメモリに記憶するようにしてもよい。ステップS64では二値化信号をラベリングして、連続領域を検出する。ステップS66では、連続領域毎に特徴量を抽出する。連続領域は一本のパターン線に対応するはずである。そこで、本実施形態の特徴量としては、その連続領域の長さ、その連続領域の長手方向に対する直交方向の長さ（即ち、パターンの縁幅＝認知）、その連続領域の重心位置、その連続領域に存在する変曲点の位置、

その連続領域の骨格線の形状等がある。もし、一本のパターン線について複数の連続領域が得られたならば、それは、断線があったためであろうと考えられる。ステップS 68では、配線パターンiの基準特徴量(前もって求められ所定のメモリに記憶されている)を读出、ステップS 70では、パターン線iについて実際に得られた特徴量と、ステップS 68で読み出した基準特徴量と比較してマッチングを行う。ステップS 72ではマッチングに基づいて不良箇所を検出する。不良箇所は、例えば、実際のパターン線の画像中の連続領域の長さが短くなっている場合には、不良(断線)があると判断する。長さは変わらないが、重心位置がずれている場合には、一部の欠落があると判断する。また、連続領域の全長がゼロとなっている場合、或いは、長くなっており、変曲点が増えている場合には、短絡があると判断する。異なるパターン線で短絡があると、本測距システムの手法では、一方のパターン線はアースされているので、検査対象のパターン線もアースされてしまい、全ての領域で連続量が検出されなくなるからである。ステップS 74では、得られたパターン線の画像と、そのパターン線の基準特徴量とを重ねて(或いは並列的に)表示する。重ねて表示する場合には、得られたパターン線の画像と基準特徴量の画像の色を異ならせ、ブレンド表示となるようにする。尚、この表示には、ステップS 72で得られた不良箇所を合わせて表示してもよい。以上説明した第31図の制御手順によれば、検査システムがパターンマッチングの手法を用いて不良箇所を認識し、ユーザに表示することができる。尚、上記実施形態では、検査信号を入力するための電極(ターミナル)は、センサプローブボードと干渉せず、且つ、プローブを接触させることができる程度の幅などを有すれば、任意の基板上の位置でよい。しかし実際には、当該基板200のターミナル端子を用いることが好ましい。

(実施形態の効果) 以上説明した実施形態にかかるセンサボードの製造方法およびそのセンサボードによれば、E-1: 半導体プロセスを用いたことにより、個々のセンサ要素の大きさを微細化することができ、さらに微細な配線パターンを有する回路基板を検査することができるようになった。

E-2: センサの形状は製造プロセスに用いるマスクパターンにより任意に設定できる。換言すれば、検査対象の回路基板の配線パターンが任意に自由な形状を有していても、その形状に対応させたマスクパターンを作成し、それを使えば、そのような回路基板に最適な構造の検査プローブを製造することができる。たとえば、真に信号を発生するパターン線が存在する検査ワーク上の位置にのみ選択的にセンサ要素を形成することができる。

E-3: 本発明のセンサを非接触センサに用いる場合には、センサの電極40の面積が小さくなることにより、受信信号強度はきわめて小さくなることが予想される。

このために、通常のICメモリ回路などは予想できない他のセル(センサ要素)からのクロストークの問題が発生するが、上記実施形態では、電極層とリード線層との間にシールド層を設けているのでノイズが減り、受信感度が向上する。

E-4: E-1、E-2、E-3の効果をも有するセンサを用いることにより、検査対象のワーク基板を微細なレベルまで不良検査を行うことができるようになった。

(変形例)

M-1: 本発明では、センサ要素は微細であればあるほど分解能は増すが、センサボードの作成にコストと手間がかかり、また、要素の出力強度は小さくなる。そこで、ボード上に個々のセンサ要素毎にプリアンプを設けることを提案する。この場合、プリアンプはトランジスタで構成し、全センサ要素のトランジスタをアクティブマトリクス形式とする。

M-2: また、上述のセンサボード20(または50)の各センサ要素の最上層絶縁層35は、検査ワークとの距離を短くしてセンサ感度を向上させるためにも、薄いことが好ましい。

M-3: また、実際の検査に際しては、電極40とワークとの間には、空気層と絶縁層35とが介在する。センサ感度を上げるためにも、絶縁層35の誘電率は低い方が好ましい。

M-4: 実施形態のセンサボードは、第6図に示すように、珪素基板30の上に形成されている。これは、珪素基板の上にセンサ要素を形成しているために、センサボード全体の平坦度が向上する効果があるからである。平坦度が向上するということは、検査対象のワーク基板と電極間の距離を一定する事ができ、センサ要素間における測定値のバラツキを小さくすることができる。この点で、ブリッジ柱41を下側に珪素基板30まで(第6図では二酸化珪素基板31まで)のばしでもよい。また、平坦度が不要であるならば、二酸化珪素基板31の上にセンサ要素を形成してもよい。

M-5: 上記実施形態のセンサボードは信号処理回路を含めたワンボード化が好ましい。第32図は、センサ部と信号処理部と同じ珪素(Si)基板上に形成した一例を示す。400と300は同じ一枚の珪素(Si)基板である。珪素基板400上には、電子回路401、402、403が形成されている。珪素基板400の1端部にはコネクタ404が設けられている。これらの電子回路は、ハイブリッド回路もしくはモノリシック回路により構成され、401はプリアンプ(またはマルチプレクサ)、402はアンプ、403はフィルタ(信号処理用)である。珪素基板300には、第6図と同じ多数のセンサ要素21が形成され、即ち、センサプローブボード20が形成されている。第32図では、センサボード20は、電極40、ブリッジ柱41などは紙面裏方向に成長されて形成されており、第33図に、珪素基板3

00を裏返した状態を示す。即ち、第33図では、センサボード20の表面上に多数の丸状の電極40が形成されていることがわかる。第32図を参照すると、個々のセンサ要素からの信号を伝搬する信号線301は、前述のブリッジ401に入力される。第32図の素基板400は不図示の検査ユニットにコネクタ404により装着される。このような一体型のセンサボードと信号処理回路ボードとにより、ノイズの少ない安定した測定を行うことができる。また、一体化することにより、小型化が達成され、また、信頼性が増す。たとえば、ユニットをワーク基板500に近づけて検査することができる。

M-6: 上記実施形態では、CVD法を用いていたが蒸着やスパッタリングによっても膜層を形成する可能である。

M-7: 上記実施形態では線層をアルミで形成したが、アルミ(Al)の代わりに銅(Cu)あるいは銀(Ag)を用いてもよい。また、本発明は、線層の材料の種類には依存しないので、アルミ(Al)、銅(Cu)、銀(Ag)の他にも、将来、半導体技術の進展に伴って使われるであろう他の導体材料を本発明のセンサプローブの製造工程に適用することは容易である。

M-8: 第8図乃至第19図の示した製造工程は一例に過ぎず、本発明のセンサプローブは他の方法によっても製造できる。

M-9: 上記実施形態では、絶縁物としてSOGを用いていたが、他の絶縁物、パッシベーションを用いてもよい。

【発明の効果】以上説明したように、本発明の基板検査用センサプローブの製造方法によれば、半導体プロセスを適用することにより微細なセンサを多数有する基板検査用センサプローブを製造することができる。また、本発明の基板検査用センサプローブの構造は、電極層とブリッジ層とリード線層とからなり、微細化に適した構造となっている。

【図面の簡単な説明】

【図1】 従来例に係る検査装置のセンサプローブの構成を示す図。

【図2】 実施形態にかかるエリア型のセンサプローブボードの構成を説明する底面図。

【図3】 実施形態にかかるライン型のセンサプローブボードの構成を説明する底面図。

【図4】 エリア型センサプローブボードにおける、パッドとセンサ要素との配置関係を説明する図。

【図5】 基板上のパターンから輻射波がセンサ要素に向けて放射される様子を説明する図。

【図6】 実施形態にかかるセンサ要素の構成を示す断面図。

【図7】 センサ要素における電極、ブリッジ線、リード線の配置を説明する図。

【図8】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図9】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図10】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図11】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図12】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図13】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図14】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図15】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図16】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図17】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図18】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図19】 図6のセンサ要素を半導体プロセスを用いて形成する過程を説明する。

【図20】 検査対象の正常な回路パターンと、センサプローブボードとの配置関係を説明する図。

【図21】 図20のセンサボードの各センサ要素からの出力値の分布を示す図。

【図22】 図20のセンサボードの各センサ要素からの出力値の分布を輝度変調して表示したときの表示態様を示す図。

【図23】 検査対象の不良部分を有する回路パターンと、センサプローブボードとの配置関係を説明する図。

【図24】 図23のセンサボードの各センサ要素からの出力値の分布を示す図。

【図25】 図23のセンサボードの各センサ要素からの出力値の分布を輝度変調して表示したときの表示態様を示す図。

【図26】 実施形態の検査システムの構成を説明する図。

【図27】 実施形態のコントローラの構成を示す図。

【図28】 実施形態に係る制御手順を説明するフローチャート。

【図29】 表示に関する変形例に係る制御手順を説明するフローチャート。

【図30】 正規化に関する変形例に係る制御手順を説明するフローチャート。

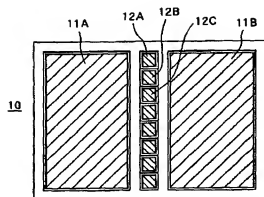
【図31】 不良検出の自動化に関する変形例に係る制御手順を説明するフローチャート。

【図32】 本発明のセンサプローブの変形例にかかる構成を説明する図。

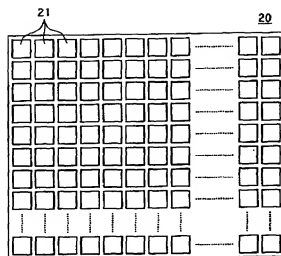
【図33】 図32のプローブを電極側からみた斜視

圖。

【圖1】



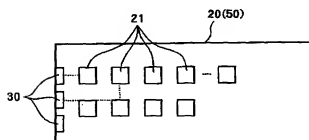
【圖2】



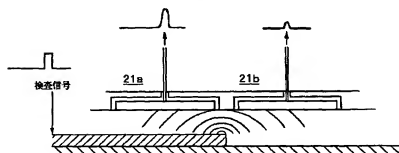
【圖3】



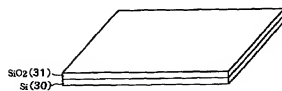
【圖4】



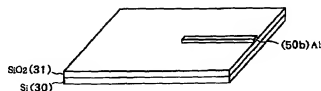
【圖5】



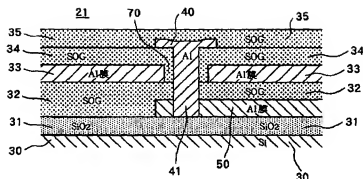
【圖8】



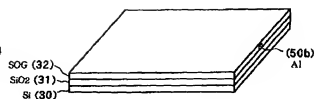
【圖9】



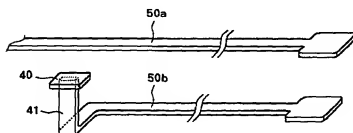
【図6】



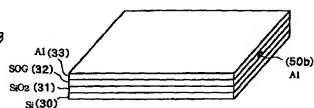
【図10】



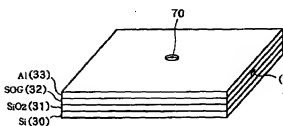
【図7】



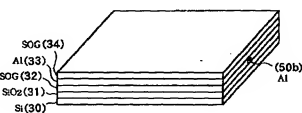
【図11】



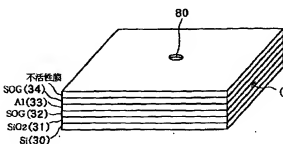
【図12】



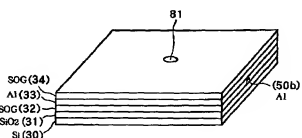
【図13】



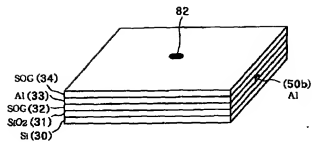
【図14】



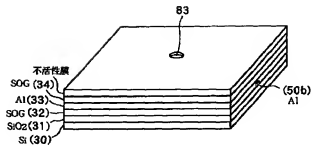
【図15】



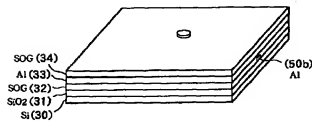
【図16】



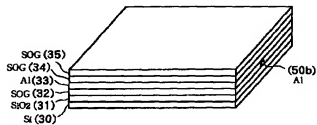
【図17】



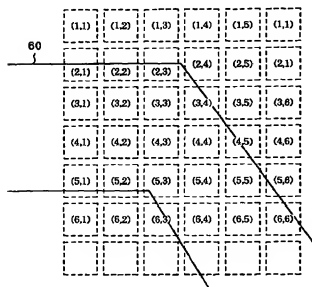
【図18】



【図19】



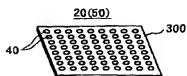
【図20】



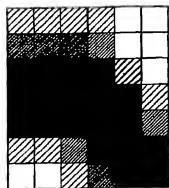
【図21】

| | | | | | |
|--------------|--------------|--------------|--------------|--------------|--------------|
| 10 (1,1) | 10 (1,2) | 10 (1,3) | 10 (1,4) | 0 (1,5) | 0 (1,6) |
| 95 (2,1) | 95 (2,2) | 95 (2,3) | 90 (2,4) | 0 (2,5) | 0 (2,6) |
| 100 (3,1) | 100 (3,2) | 100 (3,3) | 100 (3,4) | 15 (3,5) | 0 (3,6) |
| 100 (4,1) | 100 (4,2) | 100 (4,3) | 100 (4,4) | 99 (4,5) | 10 (4,6) |
| 100 (5,1) | 100 (5,2) | 100 (5,3) | 100 (5,4) | 100 (5,5) | 90 (5,6) |
| 10 (6,1) | 10 (6,2) | 90 (6,3) | 100 (6,4) | 100 (6,5) | 100 (6,6) |
| 0 (7,1) | 0 (7,2) | 10 (7,3) | 95 (7,4) | 100 (7,5) | 100 (7,6) |

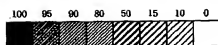
【図33】



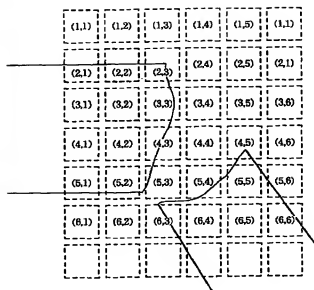
【図22】



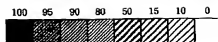
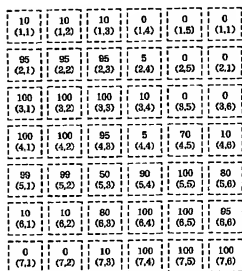
グループ番号: XX
パターン番号: YY



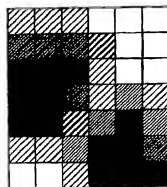
【図23】



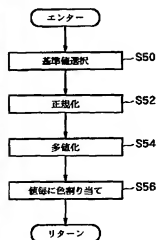
【図24】



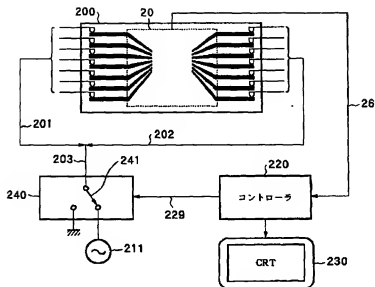
【図25】



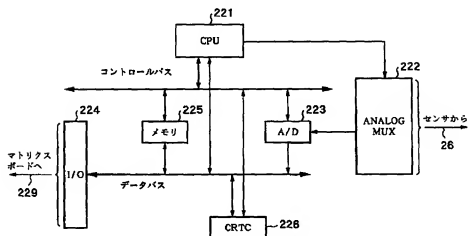
【図30】



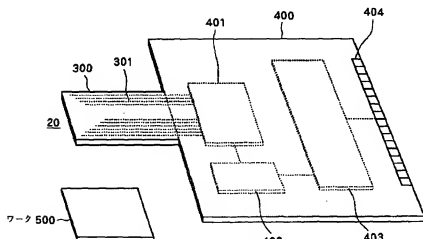
【図26】



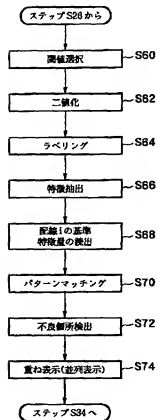
【図27】



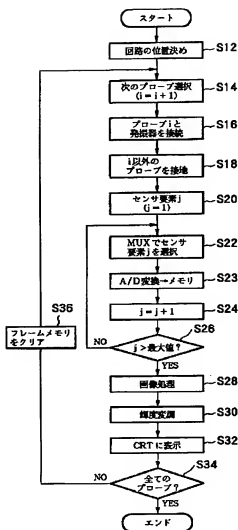
【図32】



【図31】



【図28】



【図29】

